

# Programm



**eda**Workshop **12**

Hannover, 8. – 9. Mai 2012

[www.edacentrum.de/edaworkshop](http://www.edacentrum.de/edaworkshop)

## Über den edaWorkshop

Der edaWorkshop als die zentrale deutsche EDA-Veranstaltung bietet beste Voraussetzungen für die Publikation und Diskussion von anwendungsnahen EDA-Forschungsergebnissen. Die ausgewogene Präsenz von Wissenschaft und Anwendung schafft ideale Möglichkeiten zum fachlichen Austausch mit wissenschaftlichem Anspruch. Besonders hervorzuheben ist die starke Präsenz führender Industrieunternehmen, die vielfältige Kooperationen zur Überführung von Forschungsergebnissen in einen wirtschaftlichen Nutzen ermöglicht.

Gleichzeitig ist der edaWorkshop

auch die zentrale Veranstaltung zum Ergebnisaustausch für alle vom Bundesministerium für Bildung und Forschung (BMBF) geförderten EDA-Projekte. Er dient der Kommunikation zwischen EDA-Fachleuten und dem Fördergeber und unterstützt den Ergebnistransfer bei öffentlich geförderten Forschungs- und Entwicklungsprojekten.

Seit seiner Gründung im Jahr 2007 konnte der erfolgreiche Workshop jährlich mehr als 100 Teilnehmer anziehen.

Die zweitägige Veranstaltung hält die Balance zwischen Information und Kommunikation. Sie bietet

nicht nur eine große Palette von Vorträgen zu Fachthemen und EDA-Forschungsprojekten, sondern auch ausführliche Gelegenheiten für fachliche Gespräche und zum Networking. Eine umfangreiche Posterausstellung mit Forschungsergebnissen, in der auch Demonstratoren und Prototypen vorgestellt werden bietet hierzu ideale Rahmenbedingungen.

Auf dem edaWorkshop in Hannover treffen Sie Ihre Kollegen und gute Bekannte, aber auch diejenigen, die Sie bisher nur über Telefon und E-Mail kennen. Darüber hinaus werden Sie auch die Gelegenheit haben, neue



### edaWorkshop 12

Kontakte insbesondere zu Industriepartnern zu knüpfen.

Nutzen Sie die Gelegenheit, sich innerhalb der EDA-Community auszutauschen!

Wir freuen uns, Sie in Hannover begrüßen zu dürfen!

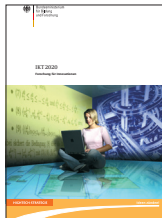
Prof. Dr. E. Barke  
Prof. Dr. W. Rosenstiel  
Tagungsleitung edaWorkshop  
und Vorstände im edacentrum

## Der edaWorkshop – Katalysator der EDA-Forschung

Der Entwurf von integrierten Schaltungen und Systemen stellt höchste Anforderungen an Entwicklungsingenieure und an die von ihnen verwendeten Entwurfsmethoden und -werkzeuge. Dazu gehören die effiziente und herstellungsorientierte Entwicklung von sicheren, sparsamen, robusten und zuverlässigen Systemen von hoher Komplexität, mit sehr kleinen Strukturen und insbesondere der Entwurf von Analog- und Mixed-Signal-Schaltungen.

Um EDA-Forschungsaktivitäten zur Bewältigung dieser Herausforderungen zu stimulieren, fördert das Bundesministerium für Bildung und Forschung (BMBF) Forschungen zu Entwurfsplattformen

komplexer angewandter Systeme und Schaltungen. Dadurch werden die für die Wettbewerbsfähigkeit der deutschen Industrie wichtigen Branchen über ein gemeinsames Vorgehen von Industrie, Forschung und öffentlicher Hand unterstützt.



Die Förderung erstreckt sich auf die EDA-Beiträge zu den in dem BMBF-Forschungsprogramm für die Informations- und Kommunikationstechnologie (IKT 2020) aufge-

führten Themen. Das Programm ist auf fünf Anwendungsfelder mit hoher Wertschöpfung und hohem Arbeitsplatzpotenzial fokussiert. Im Einzelnen sind das die Bereiche Automobil/Mobilität, Maschinenbau/Automatisierung, Gesundheit/Medizintechnik, Logistik/Dienstleistungen und Energie/Umwelt.

Der edaWorkshop ist die zentrale Plattform zur Präsentation und zum Austausch der Lösungsansätze und Ergebnisse aus den EDA-Projekten des „IKT 2020“-Programms. Diese Projekte werden eingeladen, ihre Ergebnisse in Vorträgen und Postern vorzustellen. Dabei soll der Anwendungsbezug zu den gesell-

schaftlich relevanten Themenbereichen im Mittelpunkt stehen. Gleichzeitig ist der edaWorkshop ein wissenschaftlicher Workshop, auf dem auch andere für EDA relevante Forschungsergebnisse dargestellt werden können und sollen. Durch die einzigartige Kombination von Wissenschaft und Anwendung ergeben sich vielseitige Chancen zum Dialog sowie zur Vorbereitung einer industriellen Verwertung von Forschungsergebnissen.

Der edaWorkshop wird vom edacentrum zusammen mit dem BMBF, der DLR und der GI/GMM/ITG-Kooperationsgemeinschaft „Rechnergestützter Schaltungs- und Systementwurf“ organisiert.



Bundesministerium  
für Bildung  
und Forschung



ITG



GMM

## Tagungsleitung & Programmkomitee

### Programmkomitee

#### Vorsitz:

■ U. **Schlichtmann**, TU München

- W. **Anheier**, U Bremen    ■ H.-J. **Brand**, GLOBALFOUNDRIES    ■ O. **Bringmann**, Forschungszentrum Informatik (FZI)
- W. **Daehn**, Fachhochschule Magdeburg-Stendal    ■ M. **Dietrich**, Fraunhofer Institut für Integrierte Schaltungen    ■ J. **Doblaski**, X-FAB
- R. **Drechsler**, U Bremen    ■ W. **Ecker**, Infineon Technologies AG    ■ K. **Eckl**, Synopsys GmbH    ■ R. **Ernst**, TU Braunschweig
- W. **Glauert**, U Erlangen-Nürnberg    ■ H. **Gräß**, TU München    ■ K. **Hahn**, U Siegen
- P. **Haspel**, Cadence Design Systems GmbH    ■ L. **Hedrich**, U Frankfurt    ■ A. **Herkersdorf**, TU München    ■ S. **Huss**, TU Darmstadt
- S. **Kern**, Atmel Automotive GmbH    ■ W. **Kunz**, TU Kaiserslautern    ■ V. **Meyer zu Bexten**, Infineon Technologies AG
- W. **Nebel**, OFFIS - Institut für Informatik    ■ R. **Pferdmenges**, Infineon Technologies AG    ■ I. **Rugen-Herzig**, Infineon Technologies AG
- S. **Sattler**, U Erlangen-Nürnberg    ■ J. **Schlöffel**, Mentor Graphics GmbH    ■ D. **Schröder**, TU Hamburg-Harburg
- C. **Sebeke**, Robert Bosch GmbH    ■ R. **Sommer**, IMMS gGmbH    ■ P. **van Staa**, Robert Bosch GmbH
- N. **Wehn**, TU Kaiserslautern    ■ H.-J. **Wunderlich**, U Stuttgart

### Tagungsleitung

- E. **Barke**, U Hannover, edacentrum
- W. **Rosenstiel**, U Tübingen, edacentrum

■ J. **Haase**, edacentrum    ■ R. **Popp**, edacentrum

■ D. **Treytnar**, edacentrum    ■ L. **Wenzel**, PT-DLR    ■ P. **Federer**, GI

■ V. **Schanz**, ITG im VDE    ■ R. **Schnabel**, VDE/VDI-GMM

### Organisationskomitee

## Jochen Reisinger: „3D Design Space asks for a new Product Development Process“

### Abstract:

Many market places for micro-electronics products ask for aggressive “More than Moore” integration densities and complexities. Driver was the mobile communication market (every competitive smart phone holds 3D chip stacks). Today, the drivers are also the roadmaps for e.g. automotive, multimedia, computing, energy efficiency and security application requirements. Different 3D integration technologies are popping up just now: starting from side by side System in Package (SiP) we observe “chip stacks” using TSV and TEV concepts (thru silicon and encapsulation via). Also various “embedding” technologies get accepted both in silicon and pcb

carrier and interposer concepts. So, 3D technologies are emerging rapidly. Looking on the design methodology and tool scenario: The priority on 3D is pointed out and point tools exist, so we do not have very efficient solutions but we can execute complex 3D product designs (manual work – adequate design automation will come). So we have technologies and design methodologies not fully in place but on the horizon.

Still there is a big question mark: why are the 3D concepts not really generating a revolution in the market places. Feature and performance benefits are obvious. My answer is: because we do not have a well established prod-

uct development process which enables the comparison of the competitiveness of 3D product integration concepts in relation to well known 2D solutions. This process has to take into account all significant competitiveness criteria like: Cost of Sales, NRE Cost and Time to Market, Technology and Design Risks (Yield), Testing, Software oriented capabilities, DfM, DfT, EMI. Today we execute all those evaluations – but we do it at the end of the development process – as a sign off. What we need is the capability to run those comparisons in the early concept phase and here we need new methodologies and tools – and a changed engineering mindset.

### Curriculum Vitae:

*Jochen Reisinger is a Director with Infineon's central Methodology Team (Chip-Package-Board Co-Design) – working at Design Center Villach (A) and Munich. After his studies on Telecommunications & Electronics at Technical University in Graz, JR did join Siemens Semi Group in Munich. He set up a MOS-Analog Design Team in Villach to develop the first signal processing codec-filter. Back to Munich in 1993 Testing and Product Engineering became the main focus. JR is heading the CATRENE EU-project CoSiP and supports 3D collaboration projects.*



## Wolfgang Nebel: “Über die Notwendigkeit neuer Modellierungskonzepte komplexer eingebetteter Systeme”

### Kurzbeschreibung:

Eingebettete Systeme waren stets komplex, ihr Entwurf immer aufwändig, risikoreich und kostspielig. Gleichwohl sind und bleiben sie DIE Innovationstreiber. Die Herausforderungen ihres Entwurfs konnten in der Vergangenheit durch gewaltige Fortschritte der Entwurfsverfahren beherrscht werden. Aber keine Industrie wird vergleichbar der Mikroelektronik ständig vor neue Herausforderungen gestellt – der Preis der enormen Innovationsleistung: Mit jeder Lösung eines Entwurfsproblems wird eine Innovationswelle ausgelöst - und neue Herausforderungen. EDA-Forschung eine Sisyphusarbeit? Nein, die Ziele werden erreicht, man erklimmt den Berg,

aber dahinter liegt ein neuer Gipfel mit neuen wirtschaftlichen Chancen, aber auch neuen Forschungsaufgaben.

Eine der derzeitigen Aufgaben liegt darin, Systeme zu entwickeln und zu optimieren, die eine zunehmende Menge von Randbedingungen erfüllen und Eigenschaften aufweisen müssen. Sie sollen gleichzeitig leistungsfähig sein, kostengünstig, energieeffizient, echtzeitfähig, robust und zuverlässig. Sie sollen für unterschiedliche Aufgaben optimiert sein, trotzdem flexibel und konform zu Standards. Sie sollen auch im Entwurf kostengünstig sein und in ihren Eigenschaften vorhersehbar. Dies

führt zu heterogenen Systemen mit unterschiedlichen Prozessorkernen, analogen Komponenten, anwendungsspezifischen Coprozessoren und Standardmodulen. Zusätzlich erschweren Alterungseffekte neuer Halbleitertechnologien, enge thermische Grenzen, neue Packaging-Konzepte den Entwurf. Ein verlässlicher Entwurf und eine zielorientierte Optimierung solcher komplexer Systeme erfordern eine sehr frühzeitige quantitative Bewertung der Vielzahl der Qualitätseigenschaften dieser Systeme. Hierfür ist ein Modellierungskonzept bestehend aus abstrakten, verlässlichen und interoperablen Modellen heterogener Systemkomponenten notwendig.

### Curriculum Vitae:

*Wolfgang Nebel ist Professor für Eingebettete Hardware-/ Software-Systeme der Universität Oldenburg und Vorstandsvorsitzender des OFFIS – Institut für Informatik - einem 300 Mitarbeiter starken An-Institut der Universität. Er lehrt und forscht auf dem Gebiet neuartiger Entwurfsmethoden für eingebettete Systeme. Er publizierte in diesen Themenfeldern mehr als 200 Veröffentlichungen. Wolfgang Nebel ist IEEE Fellow und Mitglied zahlreicher Berufsverbände und Komitees.*



## Themenspektrum zum edaWorkshop12

### System-Level- und Hardware-Software-Design für eingebettete Systeme

- Spezifikation und Modell-basierter Entwurf
- Architektur-Synthese und Optimierung
- Fortschrittliche Architekturen (ASIPs, SoCs, MPSoCs, NoC, SiPs und rekonfigurierbare Architekturen)
- Transaction-Level-Modellierung und Simulation
- Entwicklung und Optimierung Hardware-naher Software

- Entwurfsautomatisierung für Analogschaltungen
- Synthese, Simulation und Verifikation
- HF- und Smart-Power-Schaltungen
- Modellgenerierung
- Parasitäre Effekte und Interconnects
- Signal-Integrität und EMV

### Analog- und Mixed-Signal Entwurf

- 3D-Entwurf, Packaging und SiP
- Entwurf zur Integration von Multi-Domain-Komponenten
- Energieeffizienter Entwurf
- Analyse und Optimierung von Performanz und Energieeffizienz
- Cyber-Physikalische Systeme
- Design für neue Technologien
- Design für spezielle Anwendungen

### More than Moore

### Design und Verifikation

- Formale Verifikation
- Statistische Timing-Analyse und Variabilität
- Low-Power-Design, -Analyse und -Optimierung
- Logik- und technologieabhängige Synthese für Nano-Schaltungen
- Physikalischer Entwurf und Verifikation
- Simulationsbeschleunigung und Rapid-Prototyping
- Produktivität und Effizienz des Entwurfs

- Design für Zuverlässigkeit und Robustheit
- Modellierung von Alterungseffekten
- Designzentrierung und Ausbeuteoptimierung (DfM)
- Fehlertoleranter und selbstheilender Systementwurf
- System- und Produktionstest
- Delay-Test und Defekt-orientierter Test
- BIST und Design for Testability
- Testgenerierung, Diagnose und Fehlermodellierung
- Test regulärer Strukturen

### Zuverlässigkeit, Robustheit und Test

## Teilnahmegebühren

Die Teilnahmegebühr zum edaWorkshop beinhaltet Tagungsunterlagen, Pausengetränke, Mittagessen und Abendveranstaltung. Sie kann per Überweisung oder per Kreditkartenzahlung beglichen werden.

Die Preise verstehen sich zzgl. MwSt.

Anmeldung edaWorkshop12	bis 16.04.2012
IKT 2020-Projektpartner oder Mitglied im edacentrum e.V.	EUR 330
Hochschulangehöriges Mitglied im edacentrum e.V.	EUR 280
Regulärer Teilnehmer	EUR 430
Hochschulangehöriger	EUR 380

Bei Anmeldungen ab dem 17.04.2012 erhöht sich der Teilnahmebeitrag jeweils um EUR 50.

**Anmeldeschluss** ist der **30.04.2012**.

Anmeldungen können online, per Fax oder Post erfolgen. Ein Anmeldebogen ist diesem Programmheft beigefügt bzw. auf [www.edacentrum.de/edaworkshop/anmeldung](http://www.edacentrum.de/edaworkshop/anmeldung) erhältlich. Die Online-Anmeldung erfolgt über folgende Webseite: [www.edacentrum.de/edaworkshop/online-registrierung](http://www.edacentrum.de/edaworkshop/online-registrierung).

Eine kostenlose, schriftliche Stornierung ist bis zum 23.04.2012 möglich. Bei Stornierungen bis einschließlich 30.04.2012 berechnen wir 50% der Teilnahmegebühr. Später sind keine Erstattungen mehr möglich.

Die Teilnahme einer Ersatzperson ist jederzeit möglich.

## Kontakt

edacentrum  
Schneiderberg 32  
30167 Hannover

fon 0511 / 762-19699  
fax 0511 / 762-19695

info@edacentrum.de  
www.edacentrum.de

## Programm

Ralf Popp  
fon 0511 / 762-19697  
popp@edacentrum.de

## Organisation

Maren Sperber  
fon 0511 / 762-19699  
sperber@edacentrum.de



## Tagungsort



Hannover, Landeshauptstadt Niedersachsens, ist die Stadt im Grünen mit königlicher Geschichte und Veranstaltungsort der beiden größten Messen der Welt.

Mit dem Flughafen Hannover und direkten Bahn- und Autobahnbindungen ist Hannover im Zentrum Europas ideal erreichbar. Die Königlichen Gärten Herrenhausen, kulturelle Sehenswürdigkeiten und einmalige Events verwandeln Hannover darüber hinaus zu einem ganzjährigen touristischen Juwel.

Informationen: [www.hannover.de](http://www.hannover.de)

Für alle, die inmitten großstädtischen Trubels Ruhe und Erholung

suchen, hält Hannover eine echte Attraktion bereit: Den Maschsee, ein 78 Hektar großes, künstlich angelegtes Binnengewässer.

Das Courtyard by Marriott Hotel am Nordufer des Maschsees liegt etwa 1,3 Kilometer vom Stadtzentrum entfernt. Diese Lage ist nicht nur sehr verkehrsgünstig, sondern auch eingebettet in die Parklandschaft zwischen dem wilhelminischen „Neuen Rathaus“, dem Maschsee, dem Sprengel-Museum und der AWD-Arena.



Courtyard by Marriott Hotel  
Hannover Maschsee  
Arthur-Menge-Ufer 3  
30169 Hannover  
Fon 0511 366 00 -0  
Fax 0511 366 00 -555  
[www.marriott.de/hotels/travel/HAJCY](http://www.marriott.de/hotels/travel/HAJCY)

Im Courtyard by Marriott Hotel können Sie unter dem Stichwort „edacentrum“ zu den genannten Preisen bis zum 5. April 2012 buchen.

## Hotelunterkunft am Tagungsort

Courtyard by Marriott Hotel	Einzelzimmer	EUR 119	zzgl. Frühstück (EUR 19)	Fon 0511 366 00 - 0
	Doppelzimmer	EUR 119	zzgl. Frühstück (EUR 19)	

## Alternativen

Lühmann's Hotel am Rathaus	<a href="http://www.hotelamrathaus.de">www.hotelamrathaus.de</a>	Fon 0511 32 62 68
Mercure Hotel Hannover City	<a href="http://www.mercure.com">www.mercure.com</a> - Hotelcode: 1016	Fon 0511 800 80

## Dienstag, 8. Mai 2012

	<b>Session 1</b> Moderator: E. Barke (edacentrum)
<b>09:30</b>	<b>Begrüßung &amp; Einleitung</b> E. Barke (edacentrum)
<b>09:35</b>	<b>SANITAS sorgt mit transaktions-basierten Systemmodellen für zuverlässige Produkte der Zukunft</b> W. Ecker (Infineon)
<b>10:05</b>	<b>Digital gesteuerte formale Analog-Verifikation asynchroner rückgekoppelter Schaltungsstrukturen</b> G. Uygur (U Erlangen), S. M. Sattler (U Erlangen)
<b>10:30</b>	<b>Kaffee- und Teepause</b>
	<b>Session 2</b> Moderator: U. Schlichtmann (TU München)
<b>11:00</b>	<b>Eingeladener Vortrag: „3D Design Space asks for a new Product Development Process“</b> J. Reisinger (Infineon)
<b>11:45</b>	<b>SmartCode: Design of a Microelectronic Platform for Smart Appliances Or: How EDA Reduces Carbon Dioxide Emissions</b> C. Grimm (TU Wien)
<b>12:15</b>	<b>NANO-TEC – Building Bridges Between Beyond CMOS Technologies and Design</b> I. Ferain (Tyndall)
<b>12:45</b>	<b>Mittagspause</b>
	<b>Session 3</b> Moderator: J. Haase (edacentrum)
<b>14:00</b>	<b>Robustheitsvalidierung digitaler Schaltungen und Systeme mittels effizienter Alterungsanalyse</b> M. Barke (TU München), D. Lorenz (TU München), U. Schlichtmann (TU München)
<b>14:25</b>	<b>Design Methodology for a Self-healing Signal Processing Unit on the Example of an FIR Filter</b> M. Metzdorf (OFFIS), R. Eilers (OFFIS), D. Helms (OFFIS), W. Nebel (OFFIS)
<b>14:50</b>	<b>Panel: „Innovationsquellen für die Industrieforschung: ROBUST-Ergebnisse jetzt verfügbar“</b> Moderator: J. Haase (edacentrum) M. Barke (TU München), O. Bringmann (FZI), L. Hedrich (U Frankfurt), D. Helms (OFFIS), M. Olibrich (U Hannover), M. Raderzki (U Stuttgart)
<b>15:20</b>	<b>Innovationsquellen für die Industrieforschung: Junge Spitzenforscher</b> J. Haase (edacentrum)
<b>15:25</b>	<b>Vorstellung Posterausstellung</b> R. Popp (edacentrum)
<b>15:50</b>	<b>Kaffee- und Teepause (30 Min.)</b>
<b>15:50</b>	<b>Posterausstellung</b> Während der Posterausstellung haben Sie die Gelegenheit, sich die als Poster akzeptierten Beiträge erläutern zu lassen. Darüber hinaus können Sie sich über die technischen Entwicklungen aller aktuellen IKT 2020-Projekte informieren
<b>17:15</b>	<b>Abendveranstaltung</b>
<b>17:15</b>	<b>Rathausführung und Turmauffahrt</b>
<b>19:00</b>	<b>Empfang im Gartensaal (Neues Rathaus) Verleihung der EDA-Medaille 2012 anschließend Abendessen</b>
<b>23:00</b>	<b>Ende erster Tag</b>

## Mittwoch, 9. Mai 2012

	<b>Session 4</b> Moderator: W. Rosenstiel (edacentrum)
09:00	<b>Ein geladener Vortrag: „Über die Notwendigkeit neuer Modellierungskonzepte komplexer eingebetteter Systeme“</b> W. Nebel (OFFIS, Uni Oldenburg)
09:45	<b>3D-Integration needs NEEDS: Entwurfsverfahren für gestapelte Systeme</b> K. Hyla (OFFIS)
10:15	<b>Automatisierter Flow zur spannungsabhangigen Abstandsprufung</b> P. deBoer (Infineon), H. Marquardt (Mentor), A. Herrmann (Infineon)
10:40	<b>Verleihung des EDA-Achievement Award 2012</b>
11:00	<b>Kaffe- und Teepause (30 Min.)</b>
11:00 - 12:15	<b>Posterausstellung</b> Wahrend der Posterausstellung haben Sie die Gelegenheit, sich die als Poster akzeptierten Beitrage erlauern zu lassen. Daruber hinaus konnen Sie sich uber die technischen Entwicklungen aller aktuellen IKT 2020-Projekte informieren.
12:15	<b>Mittagspause</b>
<b>Session 5</b> Moderator: R. Pferdmeiges (Infineon)	
13:30	<b>RELY – RELIABILITY of SoCs for Safety Critical Applications</b> E. Koser (TU Munchen), N. P. Aryan (TU Munchen), M. Wirnshofer (TU Munchen), W. Stechele (TU Munchen), D. Schmitt-Landsiedel (TU Munchen)
13:55	<b>EDA fur Innovation im Mittelstand – Im Spannungsfeld zwischen Systemkomplexitat und Toolvielfalt</b> P. Schneider (Fraunhofer IIS)
14:25	<b>Panel: „Cool Silicon Initiative: Anwendungen fur die Mikroelektronik“</b> Moderator: M. Dietrich (Fraunhofer IIS)
15:25	<b>Schlusswort</b> W. Rosenstiel (edacentrum)
15:35	<b>Ende edaWorkshop</b>
<b>Posterausstellung</b>	
Hier finden Sie Poster aller aktuellen IKT2020-Projekte und die nachfolgend aufgelisteten als Poster akzeptierten Beitrage:	
<b>Testen von gestapelten Dies – eine Betrachtung der Kosten</b> M. Wahl (U Siegen), R. Bruck (U Siegen)	
<b>Klassifizierung von Testdaten mittels PCA-Verfahren am Beispiel analoger Schaltungen</b> A. Schaller (U Erlangen), S. M. Sattler (U Erlangen)	
<b>Functional Analysis of Circuits Under Timing Variations</b> M. Dehbashi (U Bremen), G. Fay (U Bremen), K. Roy (U Purdue), A. Raghunathan (U Purdue)	
<b>Systematic Fault Simulation of a Deflection Routing Based NoC</b> W. Lu (U Stuttgart), M. Raderzki (U Stuttgart)	
<b>Compilation of Methodologies to Speed up the Verification Process at System Level</b> S. Radke (Fraunhofer EAS/IS), M. F. S. Oliveira (U Paderborn/C-LAB), S. Hufnagel (Bosch), H. Bratzdorn (Tieto), H. M. Le (U Bremen), E. Fehlauer (Fraunhofer EAS/IS), A. Burger (FZI), R. Gorgen (OFFIS) et al.	
<b>MiDes – Mikrosystemtechnik Design Flow fur KMU</b> K. Hahn (U Siegen), L. Hedrich (U Frankfurt), F. Sattfelder (U Frankfurt), H. Kremer (micror-part), F. Volllein (HS Rhein-Main), W. Korb (arteos)	

## Anreise

### Mit dem Auto

Grundsätzlich führt die Beschilderung in Richtung „Maschsee“ oder „AWD-Arena“ zum Ziel.

#### Autobahn A7 (aus Richtung Berlin, Hamburg, Kassel):

Abfahrt „Hannover Anderten“; auf B 65, Abfahrt „Maschsee /AWD-Arena“, rechts ab auf das Rudolf-von-Bennigsen-Ufer, nach 2,6 km links in das Arthur-Menge-Ufer, Hotel 100m links.

#### Autobahn A2

##### (aus Richtung Dortmund):

Abfahrt „Hannover Herrenhausen“; auf B6, nach ca. 6 km Ampel, links Richtung Zentrum, dem Streckenverlauf ca. 3 km folgen, vom Friedrichswall rechts in die Culemannstr., nach 700m rechts in das Arthur-Menge-Ufer, Hotel 100m links.

### Mit der Bahn

Vom Hauptbahnhof entweder mit dem Taxi (ca. 10,- Euro) oder ca. 6 min Fußweg durch die Bahnhofstr. zur Bushaltestelle „Kröpcke“ gegenüber der Oper. Mit dem Bus Linie 100 (Richtung August-Holweg-Platz) an der 4. Haltestelle („AWD-Arena“, ca. 6 min) direkt am Hotel aussteigen. Weitere Informationen zum ÖPNV: [www.efa.de](http://www.efa.de).

### Mit dem Flugzeug

Ab Flughafen mit dem Taxi (ca. 25,- Euro) oder S-Bahn Linie S5 zum Hauptbahnhof. Ab Hbf siehe „Mit der Bahn“.

